

# Implementace mikrořadiče AVR využívajícího všechny periferie přípravku DIGILENT Starter kit

Pavel Dědourek

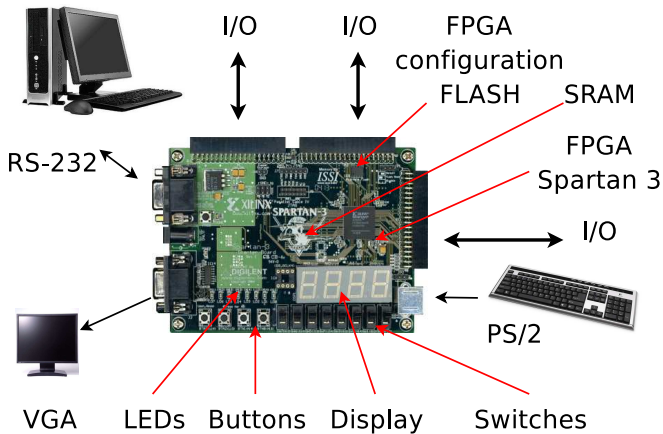
6. února 2008

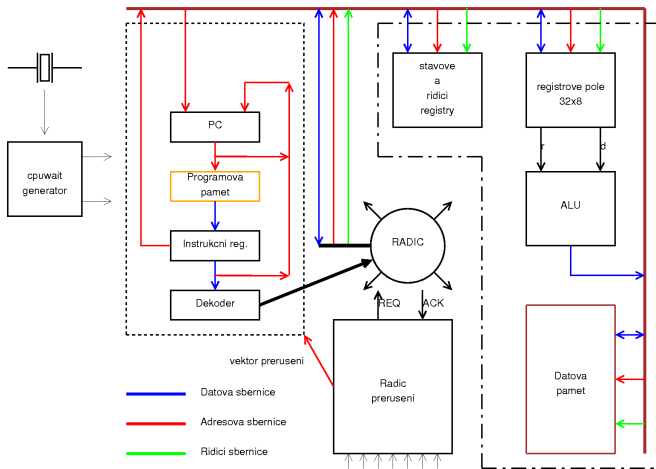
Vedoucí práce: Ing. Pavel Kubalík

Oponent práce: Ing. Jiří Buček

## Zadání

- ▶ Seznámit se s vývojovou deskou DIGILENT Starter kit.
- ▶ Upravit existující popis AVR mikrořadiče pro daný přípravek.
- ▶ Zdokumentovat upravené AVR jádro.
- ▶ Implementovat dostupné periferie na přípravku.
- ▶ Vytvořit program pro nahrání strojového kódu.
- ▶ Naprogramovat demo aplikaci pro otestování funkčnosti.





## Snížení zaplněnosti FPGA obvodu

- ▶ Část registrového pole přesunout do Block RAM (r0 - r25).
- ▶ Datovou paměť realizovat v Block RAM.
- ▶ Programovou paměť umístit do SRAM paměti.
- ▶ Převést datovou sběrnici na třístavovou.

## PS/2

- ▶ Pouze pro čtení z klávesnice
- ▶ Generování přerušení od přijatého scankódu
- ▶ Komunikace přes vstupně-výstupní paměťový prostor

## RS232

- ▶ Možnost měnit přenosovou rychlost ve velkém rozsahu
- ▶ 8 nebo 9 bitový přenos
- ▶ Vstupní filtr
- ▶ Detekce přepisu vstupního bufferu
- ▶ Generuje tři druhy přerušení:
  - ▶ vysílání dokončeno,
  - ▶ prázdný vysílací registr,
  - ▶ příjem dokončen
- ▶ Komunikace přes vstupně-výstupní paměťový prostor.

## VGA - 320x240 (BW)

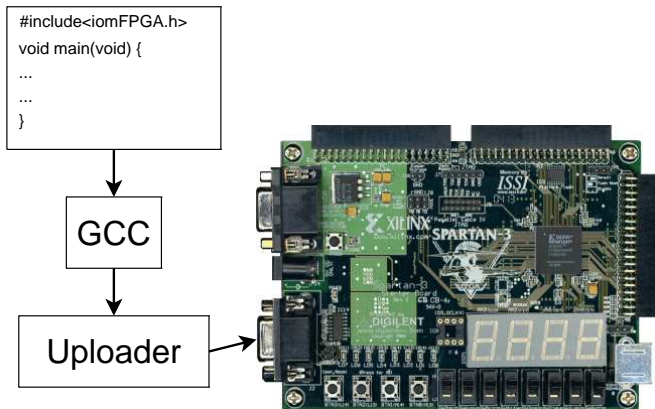
- ▶ Rozlišení 320x240, černobílé
- ▶ Využito 5 Block RAM v konfiguraci  $2k \times 8 = 10kB$ .
- ▶ Při dostupnosti větší RAM lze realizovat větší rozlišení a barevnou hloubku.
- ▶ Paměťový prostor namapován do adresového prostoru mikrořadiče.



## Display, LED, tlačítka, přepínače

- ▶ Display zobrazuje BCD hodnotu registrů.
- ▶ LED jsou přímo připojeny na výstupní registr.
- ▶ Tlačítka i přepínače je možno připojit na vstupně výstupní brány.

## Programování přes sériový kanál



## Závěr

- ▶ Zdokumentované jádro mikořadiče ATmega103, následně implementováno v FPGA Spartan 3.
- ▶ Max. frekvence AVR jádra 12,5MHz
- ▶ Zaplněnost: 1583 LUTs (852 CLB), 3 Block RAM
- ▶ Zprovozněné všechny periferie.
- ▶ Jednoduché programování (jazyk C, Assembler).
- ▶ Možnost nahrání programu po sériové lince.
- ▶ Jednoduše rozšiřitelný obvod o další periferie.
- ▶ Adresa řídicích a datových registrů je volitelná konstantou ve VHDL kódu.

Děkuji za pozornost!